



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS
Av. Bolivia 5150 - 4400 - Salta
Tel. (0387)425-5408 - Fax (0387)425-5449
República Argentina

SALTA, 04 de noviembre de 2021

EXP-EXA: 8294/2021

RESCD-EXA: 255/2021

VISTO la Nota Electrónica N° 1490/2021 presentada por el Mag. Gustavo Daniel Gil, por la cual solicita la autorización para el dictado del Curso de Extensión "*Síntesis de hardware a partir de descripciones en software*", en el marco del XXVII Congreso Argentino de Ciencias de la Computación (CACIC 2021), y

CONSIDERANDO:

Que la Comisión de Docencia e Investigación, aconseja autorizar el dictado del curso.

Que el curso en cuestión se encuentra comprendido en la Res. CS. N° 309/00 (Reglamento de Cursos de Extensión Universitaria) y en la RESCD-EXA N° 017/16.

Por ello, y en uso de las atribuciones que le son propias.

EL CONSEJO DIRECTIVO DE LA FACULTAD DE CIENCIAS EXACTAS
(en sesión ordinaria, a distancia, del 20/10/2021)

RESUELVE

ARTÍCULO 1º: Autorizar el dictado virtual del Curso de Extensión "*Síntesis de hardware a partir de descripciones en software*", bajo la dirección del Mag. Elías Lucas Leiva, con las características y requisitos que se explicitan en el Anexo de la presente resolución.

ARTÍCULO 2º: Establecer que, una vez finalizado el curso, el docente responsable del mismo elevará el listado de los promovidos a los efectos de la expedición de los respectivos certificados, los cuales serán emitidos por esta Unidad Académica de acuerdo a las disposiciones contenidas en la Res. CS. N° 309/00.

ARTÍCULO 3º: Dejar aclarado que la presente resolución no acredita la concreción del curso; para ello el director responsable del mismo deberá elevar el informe final de realización correspondiente, con los detalles que el caso amerite, dentro de los 8 (ocho) meses desde la finalización del dictado. En caso de que el curso no se pudiera dictar, el docente responsable deberá informar tal situación, dentro de los 30 (treinta) días de la fecha prevista para su inicio.

ARTÍCULO 4º: Hágase saber al Mag. Elías Lucas Leiva, al Departamento de Informática y a la Dirección Administrativa de Posgrado. Cumplido, resérvese.

mxs


Esp. WALTER ALBERTO CARZÓN
SECRETARÍA DE EXTENSIÓN Y BIENESTAR
FACULTAD DE CS. EXACTAS - UNSa




Ing. DANIEL HOYOS
DECANO
FACULTAD DE CS. EXACTAS - UNSa



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS
Av. Bolivia 5150 - 4400 - Salta
Tel. (0387)425-5408 - Fax (0387)425-5449
República Argentina

ANEXO de la RESCD-EXA N° 255/2021 EXP-EXA N° 8294/2021

Curso de Extensión: “Síntesis de hardware a partir de descripciones en software”

Director Responsable del curso: Mag. Elías Lucas Leiva.

Cuerpo Docentes: Mag. Elías Lucas Leiva.

Objetivos del curso: Debido al avance tecnológico en la fabricación de los dispositivos FPGA y a la evolución de las herramientas EDA (*Electronic Design Automation*), la cantidad de desarrollos en FPGA ha crecido significativamente tanto en el área de supercomputación como en el área de sistemas embebidos. Esta tecnología es cada vez más accesible a los desarrolladores de software, en donde la generación automática de hardware a partir de programas de software es un hito que ofrece soluciones muy competitivas. El principal objetivo del curso es demostrar las capacidades de la síntesis de alto nivel (HLS) para el aprovechamiento del paralelismo y la segmentación (pipeline) inherente en las arquitecturas de los FPGA. Durante el curso se presentará tanto el flujo como las directrices de diseño que permiten generar arquitecturas masivamente paralelas con amplios beneficios de rendimiento a partir de descripciones algorítmicas realizadas en C/C++. De esta forma el curso permite que desarrolladores de diferentes áreas (principalmente de software) puedan aprovechar el potencial de los FPGA.

Al concluir el curso, se espera que el estudiante obtenga dominio en los siguientes ítems:

- Conocimiento de los fundamentos de la síntesis de alto nivel y sus principales beneficios.
- Uso de herramientas de síntesis de alto nivel.
- Capacidad de exploración mediante el uso de directivas que permitan acelerar algoritmos.
- Evaluación de las optimizaciones necesarias de acuerdo al dispositivo objetivo.

Metodología: Este curso se realizará a distancia con clases por Zoom con cinco encuentros semanales, en las cuales se presentarán los contenidos teóricos. Una gran parte del desarrollo de las prácticas se implementará a través de tutoriales, en donde paso a paso el docente mostrará las principales características de las herramientas, para ser aplicadas luego por los alumnos.

Fecha de inicio del dictado: 4 al 8 de octubre de 2021

Distribución horaria y duración: 15 horas de duración total. 3 horas diarias en reuniones a distancia (Zoom).

Destinatarios: Alumnos avanzados de ingenierías y licenciaturas relacionadas al software (sistemas, informáticas y computación).

Arancel: Sin arancel.

Condiciones de Aprobación: Resultado satisfactorio de un examen de calificación.

Certificación: De asistencia y aprobación.

Inscripciones: A través de <https://cacic2021.unsa.edu.ar>.

Contenido: Introducción a la tecnología FPGA. Síntesis lógica. Flujo tradicional de diseño en FPGAs. Introducción a la Síntesis de Alto Nivel. Exploración del espacio de diseño. Objetivos de la síntesis de alto nivel (HLS). HLS vs. RTL. Evolución de las herramientas de HLS. Evolución, estado actual de herramientas HLS y opciones. Flujo de diseño HLS. Binding y Schedulling.



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS
Av. Bolivia 5150 - 4400 - Salta
Tel. (0387)425-5408 - Fax (0387)425-5449
Republica Argentina

.../// - 2 -

ANEXO de la RESCD-EXA N° 255/2021 EXP-EXA N° 8294/2021

Optimizaciones de Performance y Área. Utilización de directivas. Mejora de performance. Mejora de latencia. Mejora de rendimiento. Análisis y optimización de cuellos de botella de performance. Optimizaciones de área (utilización de recursos). Opciones avanzadas en HLS. Tipos de datos. Datos con precisión arbitraria. Entrada/salida en HLS. Construcciones de lenguaje no soportadas.

Bibliografía:

- Kastner, R., Matai, J., & Neuendorffer, S. (2018). Parallel programming for FPGAs. arXiv preprint arXiv:1805.03648.
- Fingeroff, M. (2010). High-level synthesis: blue book. Xlibris Corporation.
- Morawiec, A., & Coussy, P. (Eds.). (2008). High-Level Synthesis: From Algorithm to Digital Circuit. Springer Netherlands.
- Koch, D., Hannig, F., & Ziener, D. (Eds.). (2016). FPGAs for software programmers. Berlin, Germany: Springer.
- Winterstein, F. (2017). Separation Logic for High-level Synthesis. Springer.
- Churiwala, S., & Hyderabad, I. (2017). Designing with Xilinx® FPGAs. Springer.
- Crockett, L. H., Elliot, R. A., Enderwitz, M. A., & Stewart, R. W. (2014). The Zynq Book: Embedded Processing with the Arm Cortex-A9 on the Xilinx Zynq-7000 All Programmable Soc. Strathclyde Academic Media.
- Crockett, L., Northcote, D., Ramsay, C., Robinson, F., & Stewart, R. (2019). Exploring Zynq MPSoC: With PYNQ and Machine Learning Applications.
- Vivado Design Suite User Guide: High-Level Synthesis.
- Vitis High-Level Synthesis User Guide.


Esp. WALTER ALBERTO GARZÓN
SECRETARIO DE EXTENSIÓN Y BIENESTAR
FACULTAD DE CS. EXACTAS - UNSa




Ing. DANIEL HOYOS
DECANO
FACULTAD DE CS. EXACTAS - UNSa