



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS

Av. Bolivia 5150 - 4400 - Salta

Tel. (0387)425-5408 - Fax (0387)425-5449

Republica Argentina

SALTA, 11 de abril de 2011.

EXP-EXA. N° 8159/2011

RESCD-EXA: N° 194/2011

VISTO: las presentes actuaciones por las cuales se tramita la aprobación del Programa Analítico y Régimen de Regularidad de la asignatura Arquitectura de la Computadora, para la carrera de la Licenciatura en Análisis de Sistemas; y

CONSIDERANDO:

Que la Comisión de Carrera de la Licenciatura en Análisis de Sistemas, aconseja la aprobación del Programa de la asignatura antes mencionada, el cual cumple con los contenidos mínimos contemplados en el Plan de Estudio.

Que el Departamento de Informática, analizó el Reglamento y Régimen de Regularidad de la asignatura Arquitectura de la Computadora, aconsejando la aprobación del mismo.

Que la Comisión de Docencia e Investigación aconseja favorablemente.

Que en tal sentido, se dio cumplimiento a lo establecido en la RESD-EXA N° 049/2011, resolución homologada por RESCD-EXA N° 135/2011.

POR ELLO y en uso de las atribuciones que le son propias;

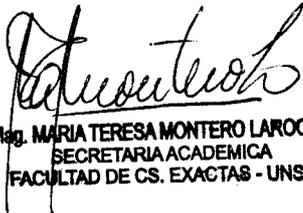
EL CONSEJO DIRECTIVO DE LA FACULTAD DE CIENCIAS EXACTAS
(en su cuarta sesión ordinaria del 30/03/11)

R E S U E L V E

ARTICULO 1.- Aprobar, a partir del presente período lectivo, el Programa Analítico y Régimen de Regularidad de la asignatura Arquitectura de la Computadora para la carrera de la Licenciatura en Análisis de Sistemas (Plan 2010), que como Anexo I forma parte de la presente Resolución.

ARTICULO 2°.- Hágase saber a: Ing. Carlos Hemsy, Departamento de Informática, Comisión de Carrera de Licenciatura en Análisis de Sistemas, Departamento Archivo y Digesto y siga a la Dirección de Alumnos para su toma de razón, registro y demás efectos. Cumplido, archívese.-

RGG


M^g. MARIA TERESA MONTERO LAROCCA
SECRETARIA ACADEMICA
FACULTAD DE CS. EXACTAS - UNSa




Ing. CARLOS EUGENIO PUGA
DECANO
FACULTAD DE CS. EXACTAS - UNSa



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS

Av. Bolivia 5150 - 4400 - Salta

Tel. (0387)425-5408 - Fax (0387)425-5449

Republica Argentina

ANEXO I – RESCD-EXA: N° 194/2011- EXP. EXA N° 8159/2011

Asignatura: ARQUITECTURA DE LA COMPUTADORA

Carrera: LIC. EN ANÁLISIS DE SISTEMAS (Plan 2010)

Fecha de presentación: 10 /03 /2011

Departamento o Dependencia: Dpto. INFORMÁTICA

Profesor Responsable: Lic. Gabriel Mariano Pagés

Modalidad de dictado: Cuatrimestral (segundo cuatrimestre)

Objetivos de la asignatura: Formar al futuro profesional en los aspectos fundamentales de las Computadoras Digitales. Que el profesional pueda examinar los elementos componentes de una computadora y reconocer el funcionamiento de cada uno de ellos. Que a partir de este conocimiento pueda seleccionar el tipo de computador adecuado para cada aplicación específica y evaluar su desempeño

Desarrollo del programa analítico:

Bolilla 1.- Circuitos de Lógica digital. Computadoras digitales -Compuertas Lógicas - Algebra Booleana - Circuitos Combinatorios: semisumador, sumador completo - Flip flops: Flip Flop SR, Flip Flop D, Flip Flop JK, Flip Flop T, Flip Flop disparado por flancos, tablas de excitación - estado, ejemplo de diseño, procedimientos de diseño.

Bolilla 2.- Componentes Digitales. Circuitos integrados Decodificadores: decodificador de compuerta NAND, expansión del decodificador, codificadores - Multiplexores - Registros: registro con carga en paralelo, registros de desplazamiento, registros de desplazamiento bidireccional con carga en paralelo - contadores binarios: contador binario con carga en paralelo - Unidad de memoria: memoria de acceso aleatorio, memoria sólo de lectura, tipos de ROM.

Bolilla 3.- Transferencia de registro y microoperaciones. Lenguaje de transferencia de registros - Transferencia de registros – Transferencia de canal y de memoria: Canal de bus de tres estados, transferencia de memoria - Microoperaciones aritméticas: sumador binario, sumador substractor binario, incrementador binario, circuito aritmético.- Microoperaciones lógicas: lista de microoperaciones lógicas, implantación del hardware, algunas aplicaciones - Microoperaciones de desplazamiento: implantación del hardware - Unidad lógica, aritmética y de desplazamiento.

Bolilla 4.- Organización y diseño básico de computadoras. Códigos de instrucción: organización de un programa almacenado, direccionamiento indirecto. - Registros de computadora: canal común del sistema - Instrucciones de computadora: versatilidad del conjunto de instrucciones - Temporización y control - Ciclo de instrucción: búsqueda y decodificación, determinación del tipo de instrucción, instrucciones de referencia a registros - Instrucciones de referencia a memoria: ejecución de las instrucciones AND a AC, ADD a AC, LDA (cargar AC), STA (almacenar AC), BUN (salto incondicional), BSA (saltar y guardar la dirección de retorno), ISZ (incrementa y salta si cero), diagrama de flujo de control - Entrada - salida e interrupción: configuración de entrada-salida, instrucciones de entrada-salida, interrupción del programa, ciclo de interrupción - Descripción completa de una computadora - Diseño de una computadora básica: compuertas lógicas de control, control de registros y memoria, control de flips flops únicos, control de un canal común - Diseño de un acumulador lógico: control del registro AC, circuito sumador y lógico.

Bolilla 5.- Programación básica de la computadora. Lenguaje de maquina - Lenguaje ensamblador: reglas del lenguaje, ejemplo, traducción a binario. - El ensamblador: representación de un programa simbólico en la memoria, primera pasada, segunda pasada - Ciclos del programa - Programación de operaciones aritméticas y lógicas: programas de multiplicación, suma de doble precisión, operaciones lógicas, operaciones de desplazamiento. - Subrutinas: parámetros de subrutina y enlace de datos - Programación de entrada-salida: manipulación de caracteres, interrupción del programa.

///...



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS

Av. Bolivia 5150 - 4400 - Salta

Tel. (0387)425-5408 - Fax (0387)425-5449

Republica Argentina

-2- ...///

ANEXO I – RESCD-EXA: N° 194/2011- EXP. EXA N° 8159/2011

Bolilla 6.- Control Microprogramado. Memoria de control - Secuencia de la dirección: transferencia condicional, mapeo de las instrucciones, subrutinas - Microprograma de ejemplo: configuración de la computadora, formato de las microinstrucciones, microinstrucciones simbólicas, la rutina de búsqueda, microprograma simbólico, microprograma binario - Diseño de la unidad de control: secuenciador de microprograma.

Bolilla 7.- Unidad central de procesamiento. Organización general de los registros: palabra de control, ejemplo de microoperaciones –Organización de una pila: pila de registro, pila de memoria, notación polaca inversa, evaluación de expresiones aritméticas. - Formatos de las instrucciones: instrucciones de tres direcciones, de dos direcciones, de una dirección, de cero direcciones, instrucciones RISC - Modos de direccionamiento: ejemplo - Transferencia y manipulación de datos: instrucciones de transferencia de datos, de manipulación de datos, aritméticas, lógicas, y manipulación de bits, de desplazamiento -Control del programa: bits de condiciones del estado, instrucciones de salto condicional, llamada y retorno de subrutina, interrupción del programa, tipos de interrupciones. - Computadoras de conjunto de instrucciones reducido: características CISC, características RISC, ventas de registros superpuestos, RISC I de Berkeley.

Bolilla 8.- Paralelismo y procesamiento vectorial. Procesamiento paralelo - Tubería (Pipeline) aritmética - Pipeline de instrucciones: pipeline de instrucciones de cuatro segmentos, dependencia de los datos, instrucciones de transferencia de control - Arquitectura paralela RISC: pipeline de instrucciones de tres segmentos, carga retardada, transferencia retardada - Procesamiento vectorial: operaciones vectoriales, multiplicación de matrices, memoria entrelazada, supercomputadoras - Arreglo de procesador SIMD: arreglo de procesador conectado, arreglo de procesador SIMD. Configuraciones monousuario y multiusuario.

Bolilla 9.- Aritmética de computadoras. - Suma y resta: suma y resta con datos de magnitud con signo, implantación del hardware, algoritmo de hardware, suma y resta con datos de complemento a 2 con signo - Algoritmos de multiplicación: implantación de hardware para datos de magnitud con signo, algoritmo de hardware, algoritmo de multiplicación de Booth, arreglo multiplicador - Algoritmos de división: hardware para datos de magnitud con signo, sobreflujo al dividir, algoritmo de hardware, otros algoritmos - Operaciones aritméticas de punto flotante: consideraciones básicas, configuración de registros, suma y resta, multiplicación, división - Unidad aritmética decimal: sumador BCD, resta BCD - Operaciones aritméticas decimales: suma y resta, multiplicación, división, operaciones de punto flotante.

Bolilla 10.- Organización de entrada-salida. Dispositivos periféricos: caracteres alfanuméricos ASCII - Interface de entrada salida: canal de E/S y módulos de interface, E/S versa canal de memoria, E/S aislada versus E/S mapeada en memoria, ejemplos - Transferencia asíncrona de datos: control de habilitación, reconocimiento mutuo, transferencia serial asincrona, interface de comunicación asincrona, buffer primero en entrar primero en salir - Modos de transferencia: ejemplo de E/S programada, E/S iniciada por interrupción, consideraciones de programación - Prioridad de interrupción: prioridad de cadena de margaritas, interrupción de prioridad paralela, codificador de prioridad, ciclo de interrupción, rutinas de programación, operaciones inicial y final - Acceso directo a memoria (DMA): controlador DMA, transferencia DMA - Procesador de entrada-salida (IOP): comunicación CPU/IOP, canal de E/S IBM 370, IOP de Intel 8089 – Comunicación serial: protocolo orientado a caracteres, ejemplo de transmisión, transferencia de datos, protocolo orientado a bits.

Bolilla 11.- Organización de la Memoria. Jerarquías de la memoria. Memoria principal: C.I. de RAM y ROM, mapa de dirección de memoria, conexión de la memoria a la CPU - Memoria auxiliar: discos magnéticos, cinta magnética - Memoria asociativa: organización, lógica de coincidencia, operación de lectura, operación de escritura - Memoria cache: mapeo asociativo,

///...



Universidad Nacional de Salta

FACULTAD DE CIENCIAS EXACTAS
Av. Bolivia 5150 - 4400 - Salta
Tel. (0387)425-5408 - Fax (0387)425-5449
Republica Argentina

-2- ...///

ANEXO I – RESCD-EXA: N° 194/2011- EXP. EXA N° 8159/2011

mapeo directo, mapeo del conjunto asociativo, escritura en el cache, inicialización del cache - Memoria virtual: espacio de direccionamiento y espacio de memoria, mapeo de dirección usando páginas, tabla de página de memoria asociativa, sustitución de páginas " Circuitería de administración de la memoria: mapeo de página segmentada, ejemplos, protección de la memoria.

Bolilla 12.- Multiprocesadores. Características - Estructuras de interconexión: canal común de tiempo compartido, memoria multipuerto, conmutador de barras cruzadas, red de conmutación de etapas múltiples, interconexión de hipercubo - Arbitraje entre procesadores: canal del sistema, procedimiento de arbitraje serial, lógica de arbitraje paralelo, algoritmos de arbitraje dinámico - Comunicación y sincronización entre procesadores: sincronización entre procesadores, exclusión mutua con semáforo - Coherencia del cache: condiciones para incoherencia, soluciones al problema de coherencia del cache. Procesadores de alta prestación. Máquinas Grid.

Bolilla 13.- Otras arquitecturas. Arquitectura reconfigurable. FPGA. Herramientas de diseño. VHDL. Máquinas algorítmicas. Otras Arquitecturas no Von Neumann: Máquinas de flujo de datos.

Metodología y Descripción de las actividades teóricas y prácticas:

El dictado de la materia está organizado en base a exposiciones teóricas y clases prácticas, brindándose en las clases teóricas los conocimientos necesarios para ser aplicados y desarrollados en las clases prácticas en la forma de problemas tipo o problemas abiertos. En los casos en que resulta adecuado se realizan trabajos de laboratorio.

Se utilizan técnicas expositivas para hacer una presentación lógica en orden, con ejemplos, presentando una síntesis de lo expuesto al final de cada tema.

Los alumnos son supervisados y guiados con el fin de lograr un resultado satisfactorio en la presentación de sus trabajos prácticos. Se realizan preguntas durante las clases teóricas y prácticas con el fin de tener una referencia continua sobre el grado de comprensión de los temas presentados

Se hace uso intensivo del laboratorio de informática, con el fin de reforzar los conocimientos teóricos adquiridos. En el laboratorio se hace uso de simuladores y software de virtualización como herramientas de apoyo.

Se establece el uso de una plataforma educativa on-line basada en entorno Moodle, la que permite interacción con los alumnos, consultas y publicaciones de material relacionado con la materia (transparencias, apuntes y trabajos prácticos).

Bibliografía:

Arquitectura de Computadoras, 3era Edición, M. Morris Mano, Ed. Prentice Hall, 1994.

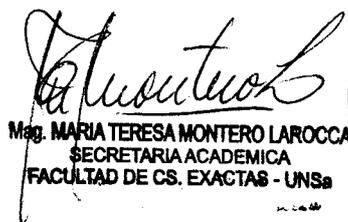
Organización y Arquitectura de Computadores, 7ma Edición, Stallings, William, Ed. Pearson Educación, 2007

Organización de Computadoras un Enfoque Estructurado, 4ta Edición, Andrew S. Tanenbaum, Prentice Hall - 2000

Condiciones de regularización: Se realizan dos evaluaciones parciales, una al mediar el semestre y otra al finalizar el mismo. Ambas deberán ser aprobadas con una nota de seis o superior. Cada examen podrá ser recuperado, una semana después de la fecha correspondiente a la evaluación original. Se deberá cumplir con la asistencia mínima reglamentaria a las clases prácticas. El resultado del examen será entregado al alumno a las 48 Hs de finalizado el mismo.

Aprobación: Examen Final

rgg


Mag. MARIA TERESA MONTERO LAROCCA
SECRETARIA ACADEMICA
FACULTAD DE CS. EXACTAS - UNSa




Ing. CARLOS EUGENIO PUGA
DECANO
FACULTAD DE CS. EXACTAS - UNSa