



Universidad Nacional de Salta
FACULTAD DE CIENCIAS EXACTAS
-Avda. Bolivia 5150 - 4400 SALTA
REPUBLICA ARGENTINA

SALTA, 28 de junio de 2007

Expediente N° 8.292/07

RES. C.D. N° 288/07

VISTO:

El pedido de autorización del Ing. Daniel Hoyos en calidad de coordinador, para el dictado del Curso de Posgrado: **"DISEÑO DE LOGICA PROGRAMABLE: FPGAs, HERRAMIENTAS EDA Y VHDL"**, a cargo del Dr. Eduardo Boemo Scalvinoni y del Dr. Gustavo Daniel Sutter Capristo - Catedráticos de la Universidad Autónoma de Madrid - España;

CONSIDERANDO:

Que el curso en cuestión se encuentra enmarcado en la Res. C.S. N° 445/99;

Que se cuenta con el visto bueno del Depto. de Física de esta Facultad;

Los despachos favorables de las Comisiones de Posgrado (fs. 77) y de Docencia e Investigación (fs. 77 vta.),

POR ELLO y en uso de las atribuciones que le son propias;

EL CONSEJO DIRECTIVO DE LA FACULTAD DE CIENCIAS EXACTAS
(en su sesión ordinaria del día 20/06/07)
R E S U E L V E:

ARTÍCULO 1°: Autorizar, en el marco de la Res. CS N° 445/99, el dictado del Curso de Posgrado: **"DISEÑO DE LOGICA PROGRAMABLE: FPGAs, HERRAMIENTAS EDA Y VHDL"**, bajo la Dirección del Dr. Eduardo Boemo Scalvinoni y del Dr. Gustavo Daniel Sutter Capristo (Universidad Autónoma de Madrid), con las características y requisitos que se explicita en el Anexo I de la presente.

ARTÍCULO 2°: Establecer que una vez finalizado el curso, los directores responsables elevarán la nómina de promovidos para la confección de los certificados de acuerdo a lo dispuesto en las reglamentaciones vigentes.

ARTÍCULO 3°: Dejar debidamente establecido que los gastos que demanden la presencia de los profesionales que dictarán el curso, serán solventados por el Proyecto de Investigación UAM - Grupo Santander.

ARTÍCULO 4°: Hágase saber a los docentes responsables del curso, a los Departamentos Docentes que integran esta Facultad, al Dpto. de Mesa de Entradas, a la División Adm. Posgrado y publíquese en la página web de la Facultad y de la Universidad. Cumplido, RESÉRVESE.

NV
az

DR. JORGE FERNANDO YAZLLE
SECRETARIO ACADEMICO
FACULTAD DE CIENCIAS EXACTAS



Ing. NORBERTO ALEJANDRO BONINI
DECANO
FACULTAD DE CIENCIAS EXACTAS



Universidad Nacional de Salta
FACULTAD DE CIENCIAS EXACTAS
Avda. Bolivia 5150 - 4400 SALTA
REPUBLICA ARGENTINA

Anexo I de la Res. C.D. N° 288/07 - Expediente N° 8.292/07

Curso de Posgrado: "Diseño con Lógica Programable: FPGAs, Herramientas EDA y VHDL"

Directores responsables: Dr. Eduardo Boemo Scalvinoni (Universidad Autónoma de Madrid)
Dr. Gustavo Daniel Sutter Capristo (Universidad Autónoma de Madrid)

Coordinador: Ing. Daniel Hoyos (Fac. Cs Exactas - U.N.Sa)

Fines y objetivos:

Dentro del amplio espectro de temas sobre FPGAs, el temario está centrado en los conceptos fundamentales para diseñar y trabajar con dispositivos y herramientas de Xilinx, en el lenguaje VHDL, y en el entorno de diseño Xilinx ISE.

Conceptualmente el curso tiene 3 ejes temáticos:

1. Lenguaje VHDL
2. Tecnología FPGA
3. Herramientas EDA de diseño con FPGA

Destinatarios del curso:

- Profesionales, profesores, directores de proyecto relacionados con sistemas electrónicos e interesados en general, como curso formativo.
- Estudiantes de Maestría en Energías Renovables y Doctorado en Ciencias área Energías renovables.
- Estudiantes avanzados de las carreras de Licenciatura en Física, Licenciatura en Energías Renovables y Técnico Electrónico Universitario.

Conocimientos previos: Electrónica digital básica.

Cantidad de horas totales: 40 horas

Metodología: El curso es introductorio y eminentemente práctico. El trabajo de Laboratorio constituye el 50 % del total de horas asignadas.

Distribución horaria:

Hora	Lunes	Martes	Miércoles	Jueves	Viernes
8 a 10	Teórico	Teórico	Teórico	Teórico	Teórico
10:30 a 12 :30	Practico	Practico	Practico	Practico	Practico
15 a 17	Laboratorio	Laboratorio	Laboratorio	Laboratorio	Laboratorio
17:30 a 19:30	Laboratorio	Laboratorio	Laboratorio	Laboratorio	Laboratorio

///...



Anexo I de la Res. CD. N° 288/07 - Expediente N° 8.292/07

Lugar de realización: Salta - Departamento de Física - Facultad de Ciencias Exactas - U.N.Sa

Fecha de realización: del 16 al 20 de Julio del 2007

Sistema de evaluación: Se realizará una evaluación escrita al final del curso. Esta evaluación se complementa con la realización de un trabajo práctico.

Cupo: treinta personas.

Arancel: Sin arancel.

Inscripciones: Mesa de Entrada de la Facultad de Ciencias Exactas, en el horario de atención al público (lunes a viernes de 10:00 a 13:00 y de 15:00 a 17:00).

Información: Dpto. de Física de la Fac. Cs. Exactas - Teléfonos: 4255389 - 4255580 - Área Operativa de la Facultad: 4255408.

Programa del Curso

UNIDAD 1: El Lenguaje VHDL

Introducción al lenguaje VHDL. Entidad y arquitectura. Tipos y operadores nativos. Sentencias secuenciales y concurrentes. Procesos y lista de sensibilidad. Variables y señales.

UNIDAD 2: Diseño de Sistemas Digitales en VHDL

Diseño de Sistemas Síncronos y Combinacionales. Registros en VHDL. Memoria implícita. Máquinas de estados. Inferencia de alta impedancia. Diseño jerárquico. Simulación funcional con bancos de prueba básicos.

UNIDAD 3: Tecnología FPGA

Arquitecturas de FPGAs. Bloques lógicos programables. Interconexión programable. Skew y distribución de reloj. Frecuencia máxima. Modelo de Retardos. Modos de configuración de un dispositivo lógico programable. Memoria (distribuida, doble puerto, blockRAM, SRL), cadenas de acarreo, multiplicadores embebidos. DLL y DCM. Diseño incremental y Modular. Diseño de alta velocidad en FPGAs: Fallos de Sincronización: Doble Captura y Captura Nula. Pipeline. Granularidad y Profundidad de Lógica. Comunicación global y local. Compromiso área-velocidad-latencia. Determinismo del PPR. Consumo de potencia en Pipelines.

UNIDAD 4: Herramientas EDA para diseño con FPGA

Diagrama de flujo de diseño y opciones tecnológicas. Technology Mapping, Place-Route. Simulated Annealing. Simulación: Controlabilidad y observabilidad. Herramienta ISE. Project Navigator (Códigos fuentes y procesos asociados). Herramientas de Síntesis (Xilinx Synthesis Tool - XST). Design Entry Tools (HDL Editor, Core Generator, Schematic Editor, State Editor, PACE). Opciones de Implementación. Análisis de Reports. Simulador Modelsim (Behavioral and Timing Simulation). Opciones Avanzadas de Diseño: User Constraint File (Fichero UCF). FPGA Editor. Xpower (estimación de consumo). JTAG.



Universidad Nacional de Salta
FACULTAD DE CIENCIAS EXACTAS
Avda. Bolivia 5150 – 4400 SALTA
REPUBLICA ARGENTINA

.../// - 3 -

Anexo I de la Res. CD. N° 288/07 - Expediente N° 8.292/07

UNIDAD 5: Elementos Avanzados en VHDL

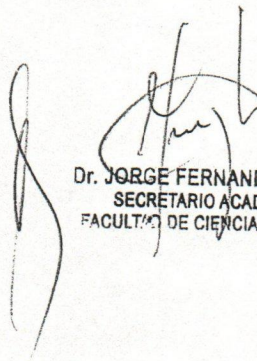
Simulación funcional, post-síntesis y post-layout de un diseño lógico. Configuraciones. Manejo del simulador stand-alone o desde ISE. Diseño orientado a síntesis: inferencia de memoria, circuitos aritméticos, combinacionales y FSMs. Módulos parametrizables (*generic*). Procedimientos, funciones y paquetes en VHDL. Estructuras repetitivas y generadores de módulos. Manejo del tiempo en VHDL. Interacción con simuladores (Tcl/Tk).

UNIDAD 6: Microprocesadores dedicados en FPGA

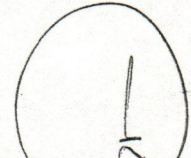
Características y ejemplos de diseño con picoBlaze (microcontrolador embebido).

Bibliografía:

Ashenden, Peter J., "The student's guide to VHDL"
Mazor S. and Langstraat P., "A Guide to VHDL", Kluwer Academic Publishers, 1993.
Pardo Carpio F. y Boluda Grau, "VHDL: Lenguaje para Síntesis y Modelado de Circuitos",
Wakerly J., "Diseño Digital: Principios y Prácticas"


Dr. JORGE FERNANDO YAZLLE
SECRETARIO ACADEMICO
FACULTAD DE CIENCIAS EXACTAS




Ing. NORBERTO ALEJANDRO BONINI
DECANO
FACULTAD DE CIENCIAS EXACTAS